

Requested Patent: JP58103248A

Title: RECEIVING DEVICE ;

Abstracted Patent: JP58103248 ;

Publication Date: 1983-06-20 ;

Inventor(s): HARADA HIROSHI ;

Applicant(s): NIPPON DENKI KK ;

Application Number: JP19810202161 19811215 ;

Priority Number(s): ;

IPC Classification: H04J13/00 ;

Equivalents: JP1492465C, JP63037539B ;

#### ABSTRACT:

**PURPOSE:** To decrease the number of delay lines and to perform quickly the acquisition of synchronism, by receiving freely plural hopping frequencies in accordance with a hopping pattern and adding the output of these hopping frequencies to obtain the output signal of a level proportional to the out-of-synchronism and by controlling the demodulating local reference wave with the above-mentioned output signal.

**CONSTITUTION:** The input spectrum spreading signal supplied through a receiving antenna 1 is received at a high speed at a high-speed switch receiving circuit 2 and with the output of a high-speed switch frequency synthesizer 3. At the same time, the hopping frequencies are selectively received at selective receiving circuits 5A-5C in response to the output of a control circuit 4 and in accordance with a hopping pattern. The delays are given through delaying circuits 6A and 6B in response to the patterns of the circuits 5A and 5B and with each hopping frequency. Thus the single position modulating signal is delivered through the circuits 5A-5C respectively. These modulating signals are added together at an adder circuit 7 and applied to the circuit 4. The circuit 4 controls the synthesizer 3 in accordance with a program which is previously incorporated, and at the same time the circuits 5A-5C are controlled. Thus the constitution is simplified for a receiving device.

① 日本国特許庁 (JP)

① 特許出願公開

② 公開特許公報 (A)

昭58—103248

⑤ Int. Cl.<sup>3</sup>  
H 04 J 13/00

識別記号

庁内整理番号  
6914—5K

③ 公開 昭和58年(1983)6月20日

発明の数 1  
審査請求 未請求

(全 7 頁)

④ 受信装置

東京都港区芝五丁目33番1号日  
本電気株式会社内

① 特 願 昭56—202161

① 出 願 人 日本電気株式会社

② 出 願 昭56(1981)12月15日

東京都港区芝5丁目33番1号

⑦ 発 明 者 原田洋

④ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

受信装置

2. 特許請求の範囲

予め定められた時系列(ホッピングパターン)によって周波数を変化(ホップ)させて情報通信を行う周波数ホッピング通信方式の受信装置において、入力するスペクトラム拡散信号の伝送速度に対応する高速度で前記ホッピング周波数を高速切換受信する高速切換受信回路と、前記複数のホッピング周波数を周波数ホッピングパターンに対応して選択受信しかつ外部から受信周波数を制御することが出来る複数の選択受信回路と、前記複数の選択受信回路の各出力信号に前記ホッピングパターンに対応して前記ホッピング周波数ごとに選択遅延量を与えてそれぞれ単一の位相変調信号とする複数の遅延回路と、前記複数の遅延回路の出力を加算回路と、前記高速切換受信回路に入力する前

記スペクトラム拡散信号と周波数混合し相関による逆拡散を行って前記スペクトラム拡散信号を復調する為の局部基準波を前記スペクトラム拡散符号に対応した高速度<sup>で</sup>切換<sup>て</sup>出力する高速切換周波数合成回路と、予め内蔵するプログラムの制御のもとに特定される周波数ホッピングパターンに対応して前記複数の選択受信回路の受信周波数を制御し設定するとともに前記加算回路の出力を検出し前記局部基準波と前記スペクトラム拡散信号の周波数ホッピングパターンの同期ずれに比例する前記検出レベルに対応させて前記高速切換周波数合成回路から出力する前記局部基準波のホッピング周波数高速切換パターンの位相を制御して前記局部基準波を前記スペクトラム拡散信号に同期せしめる制御回路とを備えて成ることを特徴とする受信装置。

3. 発明の詳細な説明

本発明は受信装置、特に周波数ホッピング変調による拡散スペクトラム信号を利用して行う周波

数ホッピング通信方式における受信装置に関する。

電波を利用して情報を送受する場合、送信する情報を伝送する為に必要な周波数帯域よりもはるかに広い周波数帯域に拡散させた信号に変調して送、受信するスペクトラム拡散通信方式は近時よく知られるようになってきている。

周波数ホッピング変調はスペクトラム拡散方式に利用される変調方法の一つであり、通信目的によって予め特定する符号系列によって決まるパターンで、送信する搬送周波数を、ある集合の要素から他の集合の要素へと偏移するをホッピングさせるものであり、送るべき情報は上述した符号系列もしくはホッピング周波数に組込まれるようにしている。

このようなスペクトラム拡散信号を受信する受信装置においては、この信号を2段階に分けて復調する必要がある。第1段階は周波数ホッピング変調によって拡散された入力信号のスペクトラム拡散変調を復調してスペクトラムおよび帯域を復元することであり、その後で第2段階として情報

を含んだ信号を復調して情報を取り出す通常の復調処理に対応する過程がある。

第1図は周波数ホッピング通信方式の動作原理の一例を示す動作原理図である。送信局では搬送波符号(以下PN符号と呼ぶ)、たとえば最長線形符号(以下M系列符号と呼ぶ)や、その他M系列の合成による任意の合成符号を発生する符号発生器11の出力合成符号を情報入力111で変調する。この符号変調は符号中に情報信号が含まれ、またもとの合成符号を知る受信局のみが理解出来るように情報入力に対応して変調するものである。

第1図(b)の(a)は、このようにして変調された合成符号系列であり、この中に情報が含まれている。

この場合、伝送すべき情報の速度は数メガビット/秒程度となることも珍しくなく、従ってよく知られるように帯域幅の比によって決まる処理利得の向上を図る為には、伝送する情報の帯域幅および速度よりもはるかに広い帯域幅および速度を有する高速度符号系列を符号発生器11により発

生ししなければならない。

周波数ホッピング変調方式においては、符号発生器11によって発生したこのような高速度符号系列に対応して周波数合成器12の出力周波数を制御、決定し複数のホッピング周波数を発生し送信アンテナ13から送出する。この送信信号は情報データに対応してこのように変調された第1図(b)に示す高速度符号系列(a)の各パルスに(b)のような複数の等間隔搬送波周波数 $f_1, f_2, f_3$ 等を含んだものとなる。第1図(b)の場合、高速度符号系列(a)の各パルスに含む周波数は3波とし、かつ送出順序も $f_1, f_2, f_3$ の順としているが、これらの周波数の数も順序も通信目的によって任意に決定出来ることは当然である。

また、第1図(b)の場合の動作の一例を示すもので符号系列(a)の2値レベルに対応して多数のホッピング周波数を割り当てて送信することなども勿論可能である。

このようにして周波数拡散を行ったスペクトラム拡散信号は送信アンテナ13から送信され、受

信局はこの信号を受信アンテナ14により受信し、これを周波数混合器15に送出する。

前述したようにスペクトラム拡散信号の復調は2段階に分けて行われる。

第1段階はスペクトラム拡散変調の復調であり、第2段階は情報を抽出する為の復調である。周波数ホッピング変調の復調は、他のスペクトラム拡散変調方式と同様に、基本的には受信波と同じ構造でかつ受信波と同期した局部基準波と受信波とを混合して両者の積をとること、すなわち両者の相関をとることによって行われる。この局部基準波は、送信局側と同じ符号発生器11と、周波数合成器12とを受信局側に備えることによって行うことが出来る。受信波は、このような相関により広帯域に拡散した信号から、情報を抽出するのに十分なだけの帯域をもつ少数の信号に変換される逆拡散、および帯域幅復元を受けて、第1段階の復調を行うが、この場合復調波は不要波の混入防止等の理由により通常ヘテロダイン方式によって中間周波数に変換された情報信号として1F増

、搬送波を介して復調器17によって復調されて情報を出力する。

このような周波数ホッピング変調によるスペクトラム拡散通信方式では送、受信信号に含まれるホッピング周波数 $f_1, f_2, \dots, f_n$ および $f_c$ 等の搬送波は所望に応じて任意に設定することが出来て、また送信シーケンスも自由に選ぶことが出来るので、これらを適当に組合せて構成することにより、複数の送、受信局間で混信、妨害等に強い選択通信を行うことが出来る。

この周波数ホッピング変調によるスペクトラム拡散を利用した通信方式では、選択呼出しおよび合成符号の周波数分割多重通信による多元通信が可能となり、送信電力スペクトラム密度が低いので信号の秘匿性が高く、さらに混信、妨害に強いといったさまざまな特徴を有している。

従来この種の周波数ホッピング通信方式は、一般的に次のようにして行われている。

すなわち、情報によって変調された合成符号系列の各パルスに含むべきホッピング周波数を、所

回路には出力が発生し、情報を含むこれらホッピング周波数の同時入力を加算した単一の信号を出力し、この出力によって同期を確認して、この単一信号の系列に含まれる情報を復調により抽出するものである。

しかしながら、このような方法によれば、受信局では明らかにホッピング周波数として選んだ数に等しい $n$ 個の受信チャンネルを必要とし、ホッピング周波数の増加とともに受信回路構成が大型化し、また本質的に数千もしくはそれ以上の数になる多数のホッピングパターンの同期に合せたタップ数と遅延量を有する $n$ 個の遅延ラインを必要とし、これを選ける為受信するホッピング周波数を数値固定して簡略化を図ろうとすると妨害、混信等に弱いものとなり、なお数千のホッピングパターンの同期に等しいタップ数および遅延量を有する遅延ラインが必要となる。

さらに、受信局の局部基準波を入力信号のホッピングパターンに同期させるには、通常は遅延ロックループにより同期サーチモードを経て同期引

込により設定するホッピングパターンに対応した $f_1, f_2, f_3, \dots, f_n$ とし、これらのホッピング周波数の送信順序は受信局を特定するための識別信号として受信局ごとに異なるシーケンスを与え、かつこれら $n$ 個の周波数相互間にはそれぞれ所定の選択的遅延時間を与えて送信する。

受信局は、ホッピング周波数の数に等しい $n$ 個の受信チャンネルを用意しそれぞれ特定のシーケンスで送信されるこれら $n$ 個のホッピング周波数群を含む周波数ホッピング受信波と、これと中間周波数だけシフトした局部基準波との周波数混合による相関を行ってスペクトラム拡散符号の復調を行い、情報を含む $n$ 個の中間周波数とした後、検波した情報を含む $f_1, f_2, f_3, \dots, f_n$ のホッピング周波数列を、互の遅延量を打ち消す為に遅延ラインを通し、その後AND回路に入力する。従ってAND回路には受信局によりシーケンスを異にする $f_1, f_2, f_3, \dots, f_n$ のホッピング周波数が入力し、これらが一致して入力したとき、すなわち局部基準波と入力信号とが同期していればAND

込みに追込む方法をとっており、この遅延ロックループは、たとえば相等しくかつ一方が他方よりも特定の時間遅延させた2つの局部基準信号の符号系列を用意し、これによる出力情報を利用して同期がとれるように、符号発生器を駆動するクロック信号の速度を覚えるというような方法が一般的であり、このように同期ずれの初期捕捉の為の同期サーチモードを前提とするうえ、入力信号のレベルがこの遅延ロックループの動作のスレシホールドに近い場合は信号S対雑音Nの比、 $S/N$ が良好な場合に較べると数倍以上の同期引込み時間を必要とするという欠点がある。

本発明の目的は上述した欠点を除去し、周波数ホッピング方式による受信装置において、ホッピングパターンを形成するホッピング周波数を送受シーケンスに従って任意に複数個受信し、これらの出力を加算して同期ずれに比例するレベルの出力信号を得て、これにより受信装置の復調用局部基準波を制御するという簡単な手段により、ホッピングパターン周期内で同期引込みが可能となり、また受

信回路の数および遅延ラインの数も大抵に減少することが出来て、さらに混信、妨害にも強く機能の柔軟性も高い受信装置を提供することにある。

本発明の装置は、予め定められた時系列（ホッピングパターン）によって周波数を変化（ホップ）させて情報通信を行う周波数ホッピング通信方式の受信装置において、入力するスペクトラム拡散信号の伝送速度に対応した高速度で前記ホッピング周波数を高速切換<sup>レ</sup>受信する高速切換受信回路と、前記複数のホッピング周波数を周波数ホッピングパターンに対応して選択受信しかつ外部から受信周波数を制御することが出来る複数の選択受信回路と、前記複数の選択受信回路の各出力信号に前記ホッピングパターンに対応して前記ホッピング周波数ごとに選択遅延量を与えてそれぞれ単一の位相変調信号とする複数の遅延回路と、前記複数の遅延回路の出力を加算する加算回路と、前記高速切換受信回路に入力する前記スペクトラム拡散信号と周波数混合し相関による逆拡散を行って前記スペクトラム拡散信号を復調する為の局部基準

波を前記スペクトラム拡散符号に対応した高速度で切換<sup>レ</sup>出力する高速切換周波数合成回路と、予め内蔵するプログラムの制御のもとに予め既知の周波数ホッピングパターンに対応して前記複数の選択受信回路の受信周波数を制御し設定するとともに前記加算回路の出力を検出し前記局部基準波と前記スペクトラム拡散信号の周波数ホッピングパターンの同期すれに比例する前記検出レベルに対応させて前記高速切換周波数合成回路から出力する前記局部基準波のホッピング周波数高速切換パターンの位相を制御して前記局部基準波を前記入力スペクトラム拡散信号に同期せしめる制御回路とを備えて成る。

次に図面を参照して本発明を詳細に説明する。

第2図は本発明の一実施例を示すブロック図である。受信アンテナ1から入力するスペクトラム拡散信号101は、主受信回路である高速切換受信回路2とともに3つの選択受信回路5A、5Bおよび5Cにも入力される。

前述したように入力スペクトラム拡散信号は、

伝送すべき情報によってパルス変調されたスペクトラム拡散符号と、この符号パルスごとに含まれかつ受信局ごとに予め特定された周波数ホッピングパターンで送信されるホッピング周波数信号とを有するものであり、従ってこれを復調するには先ずスペクトラム拡散符号を復調し、その後で通常のAM、FM変調波の復調と同じような情報信号抽出のためのいわゆるベースバンド復調を行うという2段階の復調操作が必要である。

主受信回路である高速切換受信回路2は、二重平衡周波数ミキサ回路を用いた周波数混合器21、IF増幅回路22およびベースバンド復調を行う復調器23を備え、スペクトラム拡散符号の復調を行った後ベースバンド復調により情報出力201を出力する。

スペクトラム拡散符号の復調は周波数混合器21により、入力信号と、移送する高速切換周波数合成器3から出力される局部基準波301とを乗算することによって相関をとって行われるが、この局部基準波はこの後の処理段階に混信等により信

号波以外の周波数が混入することを抑えるため、入力するホッピング周波数を中間周波数 $f_{IF}$ だけシフトした周波数とし、また情報による変調前のスペクトラム拡散符号と同一の符号としてPN符号を有するものである。

高速切換周波数合成器3は常置型シフトレジスタによる符号発生器、周波数合成により所望の周波数を出力する周波数シンセサイザ、および符号発生器を駆動するためのクロックパルスを生ずるクロック発生器を有し、クロック発生器より駆動用クロックパルスを出力し、送信側で情報による変調を行う前の符号と同じパターンのPN符号を発生するとともに、中間周波数 $f_{IF}$ だけシフトしたホッピング周波数をホッピングパターンとPN符号に対応させて発生する。

従って局部基準波301のホッピング周波数はクロックパルスの速度によってパターン速度すなわち個々のホッピング周波数の位相を変えることが出来る。また、局部基準波の符号は入力するスペクトラム拡散信号の符号が情報によって位相変

調を受ける以前の原符号と同じPN符号であり、入力するスペクトラム拡散信号の拡散符号と相関をとることによってこの符号の復調を行い、拡散されたスペクトラムが逆拡散によって再び拡散前の狭帯域ベースバンド情報信号として周波数混合器21から出力されることになる。ただし、この符号復調においては前述したようにホッピング周波数は中間周波数 $f_{IF}$ に変換されている。従って、周波数混合器21の出力には、ホッピングパターンに対応したシーケンスでかつ情報による位相変調を受けた中間周波数信号系列が出力する。この出力はIF増幅器22で増幅した後、位相検出回路を有する復調器23によってベースバンド復調を行い、情報出力201として出力される。

上述したように、スペクトラム拡散信号101の復調は、これと同期した局部基準波301との相関を行うことによって得られるが、実際には両者が常に同期していることは極めて稀であり、通常入力信号101の到達時間やドブラ周波数の影響等によりずれており、この為に常にこの同期をと

ることが受信には不可欠である。

通常、この同期は前述したように複雑な遅延ロックループを必要とし、また同期引込みまでに多くの時間がかかっている。さらに全ホッピング周波数に対応して通信を行うにはホッピング周波数に等しい受信回路を用意しなければならないというように多くの問題が生ずる。

本実施例ではこの同期を次のようにして行っている。すなわち、3個の選択受信回路5A、5Bおよび5Cで入力スペクトラム拡散信号101を受信し、復調して出力する。この場合3個の選択受信回路5A、5Bおよび5Cの受信周波数はバスライン402を介して受ける制御回路4の内蔵するプログラムの制御のもとに任意に設定することが出来る。全体の同期動作を制御する制御回路4は、送信局より受信するパターン設定信号401に応答して、送信される周波数ホッピングパターンに対応した隣接する3周波数、たとえばホッピングパターンが $f_1, f_2, f_3, \dots, f_n$ とすれば選択受信回路5Aには $f_1$ 、5Bには $f_2$ 、5Cには $f_3$ 、

を中間周波数 $f_{IF}$ だけシフトして受信周波数として設定する。

選択受信回路5Aは5Bおよび5Cと同じ回路で、周波数混合器51A、周波数合成器52A、バッファメモリ53A、IF増幅器54Aおよび包絡線検波器55Aを有し、予め制御回路4から設定周波数 $f_1$ の情報をバスライン402およびバッファメモリ53Aを介して周波数合成器52Aに入力する。周波数合成器52Aは周波数シンセサイザ、クロック信号発生器およびPN符号合成器を有し、バッファメモリ53Aを介して受ける制御回路4の制御信号により周波数が $f_1 + f_{IF}$ であり、かつ入力するスペクトラム拡散信号の拡散符号と同じ合成符号であるPN符号を有する局部基準波301を出力し、周波数混合器51Aによって入力スペクトラム拡散信号101との相関を行って、入力スペクトラム拡散信号のホッピング周波数 $f_1$ に対する拡散符号の復調を行い、中間周波数 $f_{IF}$ に変換してIF増幅器54Aに入力する。

従ってIF増幅器54Aに入力する信号は、入力スペクトラム拡散信号のホッピング周波数 $f_1$ のホッピング周期で、かつ周波数が $f_{IF}$ に変換された中間周波数のパルス列が入力し、これを受けたIF増幅器54Aは、これらの中間周波数パルス列を増幅して出力を包絡線検波器55Aに送出する。包絡線検波器55Aは、入力したこれら中間周波数のパルス列の包絡線検波を行い、これを選択受信回路5Aの出力として遅延回路6Aに送出する。

このようにして、遅延回路6Aには入力スペクトラム拡散信号のホッピング周波数 $f_1$ の周期に等しいタイミングで、かつそのレベルに対応する大きさをもった信号が入力する。

全く同様にして、選択受信回路5Bの出力には入力スペクトラム拡散信号のホッピング周波数 $f_2$ の周期に等しいタイミングで、かつそのレベルに対応する大きさをもった信号が出力し、選択受信回路5Cの出力には入力スペクトラム拡散信号のホッピング周波数 $f_3$ の周期に等しいタイミング

て、かつそのレベルに対応する大きさをもった信号が出力する。

ホッピング周波数は $f_1, f_2, f_3, \dots, f_n$ のシーケンスで送信され、また、同じ送信電力で送信され、かつこれらのホッピング周波数の送信時間間隔は予め既知の値を有する。従って遅延回路によってこの時間間隔に対応する遅延量を選択受信回路5A, 5B, 5C等と与えることにより、この3出力は、送信と受信の同期が合っているときにはすべて同じ時間かつ同じレベルを有する信号となる。すなわち、これらの信号は単一の時間偏位を有する単レベルの信号となる。

電荷転送素子CCD(チャージ カップルド デバイス, Charge Coupled Device)をアナログ遅延ラインとして利用した遅延回路6A、および6Bは上述した遅延量を与えるものである。

本実施例ではホッピング周波数 $f_1$ を基準とすると $f_2$ は $f_1$ より時間が進み、 $f_3$ は $f_1$ よりも時間が進んでいる。従って選択受信回路5Aと5Bの出力をこの進み時間を打消すように遅延さ

せればよい。遅延回路6A、および6Bはこの遅延量を与えるものである。

いま、ホッピング周波数は $f_1, f_2, f_3, \dots, f_n$ のシーケンスとしているが、ホッピングパターンが変わっても隣接する任意の3つに注目すればいずれも上述した方法が適用できる。

遅延回路6A, 6Bおよび選択受信回路5Cの出力は加算回路7に送出され、これら3入力に加算演算を行う。加算回路7の出力701は、3入力周波数ホッピングパターンに対応して互いに位相が完全に合っているときに最大のレベルとなり、同期が外れるにつれてそれに対応してレベルが減少する。

このことは、選択受信回路5A, 5Bおよび5Cに入力する受信ホッピング周波数 $f_1, f_2$ および $f_3$ が、送信ホッピング周波数と同期しているときには加算回路7の出力701が最大で、同期のずれの程度に対応して加算回路7の出力が701が減少することに対応するものである。

加算回路7の出力701は制御回路4に送出さ

れる。制御回路4は積分回路およびシュミットトリガ回路より成るレベル検出回路を有し、予め内蔵するプログラムの制御のもとに、判定スレシホールドと比較してレベルの大きさを判定し、この値に対応した補正量をもつ同期補正信号をバスライン402を介して高速切換周波数合成器3に送出する。高速切換周波数合成器3はこの同期補正信号によって内蔵するクロック信号の速度を変えることによってシンセサイザから合成されて出力する局部基準波301の位相を変更して高速切換受信器2の周波数混合器21に送出し、入力スペクトラム拡散信号101との同期引込みを行わせる。

制御回路4から出力する同期補正信号は、バスライン402を介して選択受信回路5A, 5Bおよび5Cにも送出され、それぞれバッファメモリ53A, 53B、および53Cを介して周波数合成器52A, 52B、および52Cから出力する局部基準波の位相を調整し入力信号と同期保持状態に制御させる。

このようにして3個の選択受信回路5A, 5Bおよび5Cの出力を利用し、隣接する3つのホッピング周波数間の位相ずれを検出して補正するという簡単な方法により、1つのホップパターン周期の中で迅速に同期引込みを行うことが出来る。

なお、本実施例においては、選択受信回路を3個としているが、本発明はホッピングパターン中の複数のホッピング周波数を比較し、同期ずれや混信、もしくは妨害等による出力レベルの減少に対応して同期補正を行うことを特徴とするもので、選択受信回路の数を3個以上としてもよく、この場合はさらに同期引込み性能の向上が図れ、混信、妨害に強くかつS/Nの改善が進められるものとなることは明らかであり、また選択受信回路を2個とすることも原理的に可能である。本実施例では同期判定の基準として多数決判定の最小単位3個を選んである。

また、本実施例における高速切換周波数合成器3、および周波数合成器51A, 52B, 53Cの有する符号発生器はPN符号としているが、こ

れは所望によりM系列の合成による任意の他の合成符号を利用してもよく、さらに本実施例では情報符号がスペクトラム拡散符号に含まれたものとして、予め情報で変調された搬送波をホッピング周波数としてスペクトラム拡散符号に対応させたスペクトラム拡散信号を送、受信する場合にも容易に適用出来ることも明らかである。

さらに、構成的には高速切換周波数合成回路3を高速切換受信回路2に包含してもよく、以上は本発明の主旨を損うことなく、いづれも容易に実施出来る。

以上説明したように本発明によれば、周波数ホッピング方式による受信装置において、ホッピングパターンを形成するホッピング周波数を送信シーケンスに従って任意に被数個受信し、これらの出力を加算して同期すれに比例するレベルの出力信号を得て、これにより受信装置の復調用局部基準波を制御するという簡単な手段により、ホッピングパターン周期以内で迅速に同期引込みが可能となり、またホッピング周波数の数に等しい受信回路およ

びホッピングパターンの周期に等しいタップ数ならびに遅延量を有する遅延ラインの数を大幅に減少することが出来て、さらに本質的に混信、妨害に強く機能の柔軟性も高い受信装置を実現出来るという効果がある。

#### 4. 図面の簡単な説明

第1図は周波数ホッピング通信方式の動作原理の一例を示す動作原理図、第2図は本発明の一実施例を示すブロック図である。

第2図において、1……受信アンテナ、2……高速切換受信回路、3……高速切換周波数合成器、4……制御回路、5A、5B、5C……選択受信回路(A)、(B)、(C)、6A、6B……遅延回路(A)、(B)、7……加算回路。

代理人 弁理士 内 原 晋

